

Электроника, технологии производства  
материалов электронной техники

УДК 004.383.8, 004.384, 004.896

*А.Е. Васильев<sup>1</sup>, До Суан Тьен<sup>2</sup>  
Д. Кабесас<sup>3</sup>, Я.Д. Садин<sup>4</sup>, А.В. Донцова<sup>5</sup>  
<sup>1, 3-5</sup> Санкт-Петербург, Россия; <sup>2</sup> Ханой, Вьетнам*

**МЕТОДОЛОГИЧЕСКИЕ АСПЕКТЫ И ИНСТРУМЕНТАЛЬНЫЕ СРЕДСТВА  
АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ  
ФУНКЦИОНАЛЬНО-ОРИЕНТИРОВАННЫХ МИКРОКОНТРОЛЛЕРОВ  
ДЛЯ ВСТРАИВАЕМЫХ ПРИЛОЖЕНИЙ**

*A.E. Vasiliev<sup>1</sup>, Đỗ Xuân Tiên<sup>2</sup>  
D. Cabezas<sup>3</sup>, Ya.D. Sadin<sup>4</sup>, A.V. Dontsova<sup>5</sup>  
<sup>1, 3-5</sup> St.-Petersburg, Russia; <sup>2</sup> Hanoi, Vietnam*

**METHODOLOGICAL ASPECTS AND CAD TOOLS  
FOR FUNCTION-ORIENTED EMBEDDED MICROCONTROLLERS**

Предложена классификация функционально-ориентированных микроконтроллеров, приведены примеры устройств различных классов. Предложены новые подходы к разработке аппаратного обеспечения встраиваемых микроконтроллерных устройств, обеспечивающие снижение трудоемкости проектирования систем управления на их основе и улучшение показателей качества функционирования таких систем по сравнению с известными решениями. Существенная часть статьи отводится практической реализации инструментальных комплексов, представляющей возможность их применения в научно-исследовательской и учебной деятельности.

ФУНКЦИОНАЛЬНО-ОРИЕНТИРОВАННЫЙ МИКРОКОНТРОЛЛЕР. ВСТРАИВАЕМАЯ СИСТЕМА УПРАВЛЕНИЯ. СИСТЕМА АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ. ПРОГРАММИРУЕМАЯ ЛОГИЧЕСКАЯ СХЕМА. МИКРОКОНТРОЛЛЕР.

Classification and examples of function-oriented microcontrollers are described. New effective approach to design such devices on the basis of VLSI is proposed. Realization of CAD tools and function-oriented microcontrollers for science research and teaching is described.

FUNCTION-ORIENTED MICROCONTROLLER. EMBEDDED CONTROL SYSTEM. CAD-SYSTEM. PLD-CIRCUIT. MICROCONTROLLER.

В практике реализации встраиваемых микроконтроллерных систем управления все большую значимость и развитие приобретает тематика т. н. *функционально-ориентированных контроллеров* (или *функционально-ориентированных процессоров*). Функционально-ориентированные процессоры (контроллеры) (далее – ФОП, ФОК) представляют собой специализированные вычислители, содержащие архитектурные, алгоритмические, схемотехнические и иные решения, направленные на эффективное (в смысле миними-

зации трудозатрат разработчика целевой задачи, времени выполнения алгоритма, затрат памяти и др.) решение относительно узкого (специального) класса задач управления [1]. Несмотря на продолжительную историю существования этих терминов, активный интерес к данной области проявляется именно в последние годы благодаря новым технологическим возможностям микросхемотехнического проектирования и производства микросхем с высокой степенью интеграции.

Актуальность развития данной проблематики

обусловлена действием ряда факторов (в т. ч. экономических), в совокупности приводящих к тому, что во многих технических приложениях требуется использование максимально оптимизированных (в указанных выше смыслах) решений, при этом многообразие функциональных возможностей микроконтроллеров общего назначения нередко оказывается излишним и вызывающим не оправданные реальными потребностями дополнительные расходы (стоимостные, эксплуатационные и пр.), а программная реализация на таких микроконтроллерах специальных алгоритмов – недопустимо затратной с точки зрения указанных выше критериев оптимальности системы.

К типовым приложениям, в которых целесообразно и востребовано применение ФОП и ФОК, относятся различного рода бортовые системы управления, автономные системы связи, распределенные системы сбора данных, персональные коммуникаторы и др.

Развитие такого класса систем характеризуется ростом требований к их надежности и к точности вычислений, ростом сложности алгоритмов, увеличением числа различных датчиков и исполнительных механизмов, ужесточением требований к частотным характеристикам, массогабаритным показателям и потребляемой мощности.

Таким образом, для каждой группы задач (из их достаточно разнообразного круга) желательно располагать специальным, наилучшим образом подходящим к этой группе задач, микроконтроллером.

### Классификация и примеры реализации ФОК

Для ряда описанных выше специальных приложений производителями (в т. ч. в России) выпускаются функционально-ориентированные микроконтроллеры. Несмотря на многообразие задач, в которых целесообразно применение ФОК, последние могут быть объединены в группы с использованием различных критериев, в частности, критерия основного направления их специализации (рис. 1).

Рассмотрим ниже некоторые характерные примеры разработок ФОК, не только представляющих научно-практический интерес, но и успешных в коммерческом смысле – являющихся серийно выпускаемыми изделиями с устойчивым рынком сбыта.

Характерным представителем первой классификационной ветви является выпускаемый фирмой Atmel ФОК-микроконтроллер АТА5505 [2], содержащий встроенный блок RFID-интерфейса, обеспечивающий беспроводной радиочастотный обмен данными со встроенными в объекты идентификационными метками (иначе – RFID-метками, или транспондерами), что широко применяется в системах складского учета, конвейерном производстве, системах идентификации, контроля доступа и т. п. ФОК АТА5505 исполняется в корпусе QFN размером 5×7 мм, работает в низкочастотном диапазоне радиосигналов (100–150 КГц) и совместим со всеми действующими

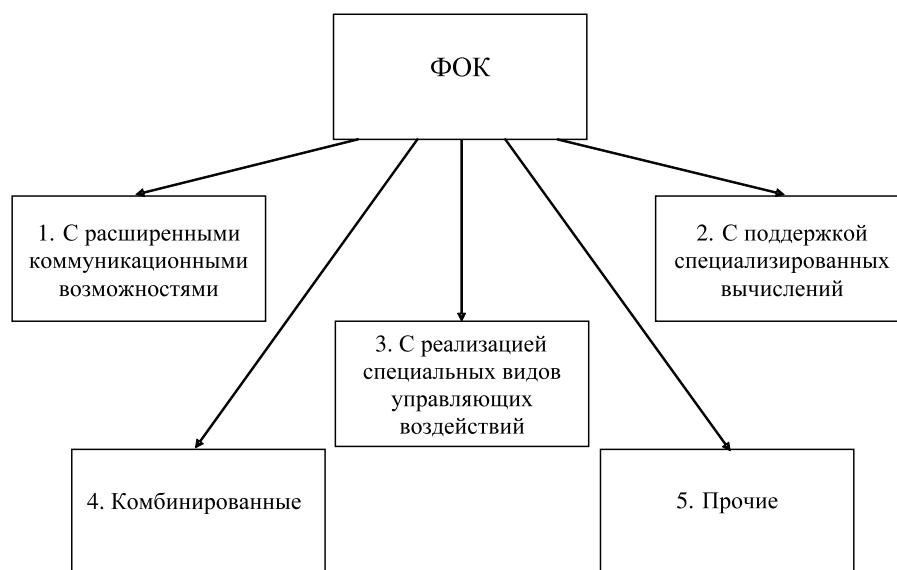


Рис. 1. Вариант классификации ФОК

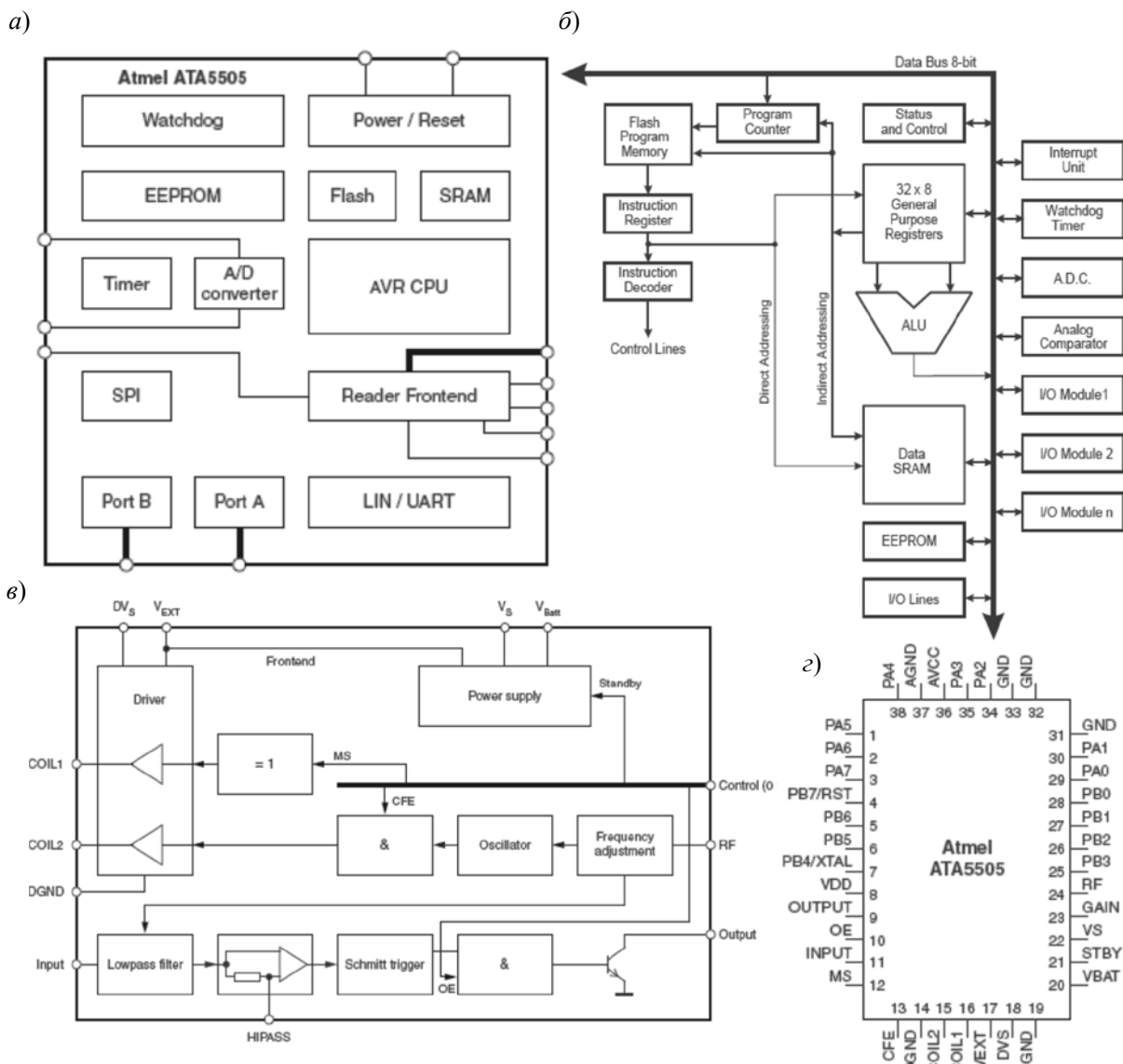


Рис. 2. ФОК ATA5505:  
 а – структура; б – ядро; в – блок RFID; г – цоколевка

щими стандартами чтения и программирования RFID-меток с амплитудной манипуляцией, что позволяет разработать полноценное решение для схем идентификации с использованием минимального количества внешних компонентов, тем самым обеспечивая возможность сокращения стоимости и сроков разработки нового изделия, а также обеспечения его наилучших надежностных и массогабаритных показателей (рис. 2).

ФОК ATA5505 имеет 512 байтов статической памяти, 512 байтов EEPROM, 16 входов-выходов общего назначения, 32 регистра общего назначения, 8-разрядный таймер-счетчик со

схемой сравнения, 16-разрядный таймер-счетчик со схемами захвата и сравнения, универсальный последовательный интерфейс, контроллер внутренних и внешних прерываний, 11-канальный 10-разрядный АЦП, программируемый сторожевой таймер со встроенным генератором и три программно настраиваемых режима энергопотребления. За счет выполнения сложных инструкций за один цикл, микроконтроллер позволяет достичь производительности 1MIPS на МГц с возможностью настройки потребляемой мощности и скорости вычислений.

Представителем второй классификационной

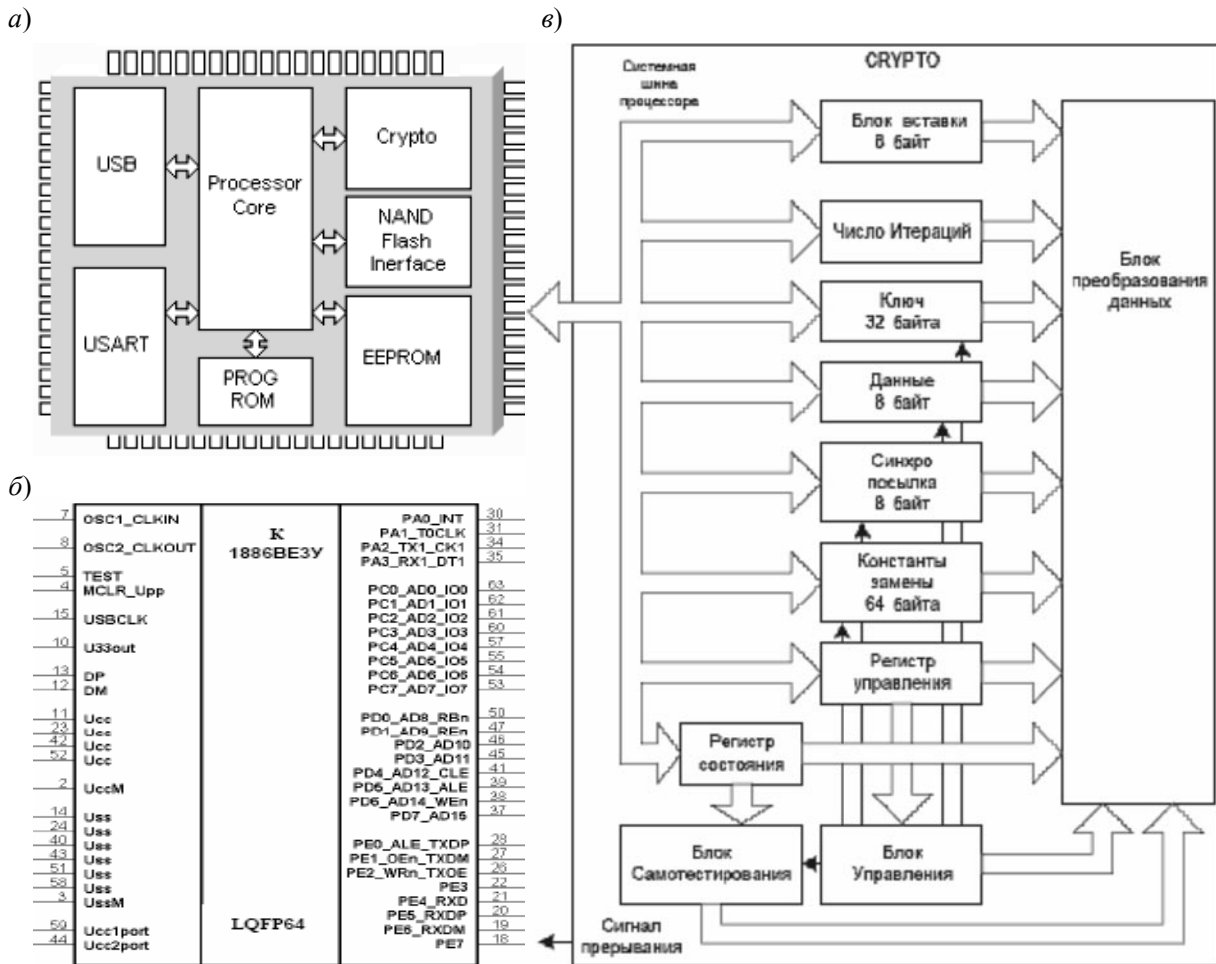


Рис. 3. ФОК K1886BE3У:

а – структура; б – цоколевка; в – схема блока криптозащиты

ветви является выпускаемый фирмой Миландр (г. Зеленоград) микроконтроллер 1886BE3 [3] (рис. 3).

Данный микроконтроллер содержит блок аппаратной поддержки алгоритма криптографической защиты информации по ГОСТ 28147-89, 16-разрядный таймер-счетчик, коммуникационные порты USB и USART, 28 линий портов ввода-вывода, встроенную память программ объемом 32 К×16 байт, встроенную память данных объемом 902 байта, четырехвекторный контроллер прерываний, сторожевой таймер. По системе команд ФОК совместим с МК PIC17 и выпускается в корпусе LQFP64.

Третью классификационную ветвь ФОК можно охарактеризовать примером микроконтроллеров 1867ВЦ5Т [4] (рис. 4), выпускаемых Научно-исследовательским институтом электронной

техники (НИИ ЭТ, г. Воронеж) и предназначенных для построения систем цифрового управления электрическими двигателями.

Микроконтроллер 1867ВЦ5Т содержит 16-разрядный процессор цифровой обработки сигналов, совместимый с архитектурой процессора 1867ВМ2, встроенную флэш-память программ, блок менеджера событий, а также ряд последовательных интерфейсов (в их числе SCI и SPI).

В состав менеджера событий входит 12-канальный блок ШИМ, три таймера, 6 блоков сравнения, 4 блока захвата. В состав ФОК входят также два независимых 10-разрядных 8-канальных АЦП, что позволяет разрабатывать различные системы управления электроприводом с существенно меньшими трудозатратами, чем при традиционном подходе к разработке (например, реализовать систему демпфирования колеба-



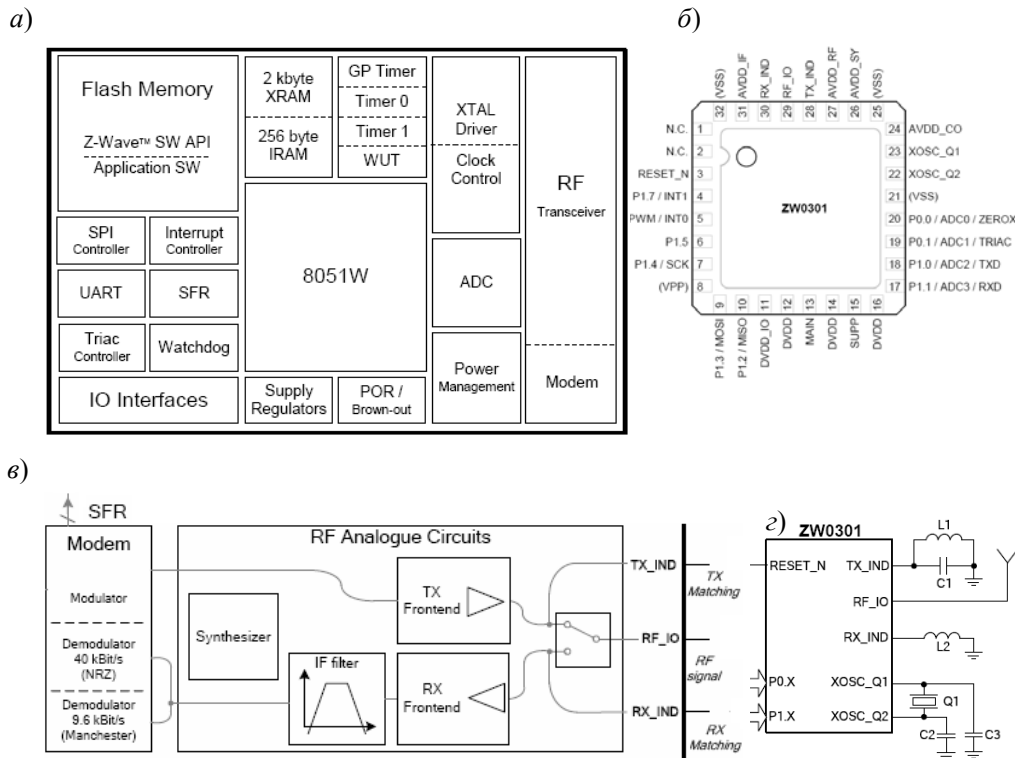


Рис. 5. ФОК ZW0301:

а – структура; б – цоколевка; в – блок радиоканала; г – схема включения

ложение, вращение и др.), а также интерфейс P-АТА для прямой работы с внешними накопителями.

К пятой классификационной группе ФОК могут быть отнесены известные альтернативы ФОКам с фиксированной архитектурой аппаратных средств – т. н. *системы на кристалле*, программируемые системы на кристалле (System on Chip, Programmable System on Chip – SoC, PSoC), – содержащие в корпусе одной интегральной микросхемы узел микроконтроллера и узел программируемой логической интегральной схемы или программируемой аналоговой интегральной схемы (ПЛИС, ПАИС). Функционирование микроконтроллерного ядра такого ФОК с переменной структурой определяется записываемой в его память программой, а функционирование ПЛИС или ПАИС – записываемой в ее память конфигурацией аппаратных соединений ее элементов. Тем самым разработчику предоставляется возможность создавать и описывать как программно задаваемые, так и аппаратно задаваемые элементы преобразования информации. Примером таких ФОК может являться семейство PSoC, выпускаемых фирмой Cypress [7]. В семейство

входят PSoC, в т. ч. с микроконтроллерами популярных архитектур MCS-51 (рис. 6) и ARM.

К этой же пятой группе относятся микроконтроллеры фирмы EnergyMicro семейства Gecko, в частности, EFM32G210F128-QFN32 [8], разрабатываемые для применения в системах с предельно жесткими ограничениями на энергопотребление компонентов. Так, указанный ФОК в режиме максимальных функциональных возможностей потребляет ток 150 мкА/МГц, а в режиме ожидания событий (изменение состояния входных контактов) его ток потребления составляет 20 нА.

### Постановка задачи

Несмотря на многообразие ФОК, направленных на удовлетворение различным условиям, предъявляемым к разрабатываемой микроконтроллерной системе управления, проблема создания и использования ФОК не может быть гарантированно решена исключительно в рамках существующих подходов, что подтверждается следующими обстоятельствами:

- в большинстве ФОК кардинальная оптимизация проводится по одному критерию, в связи с чем задача поиска ФОК, одновременно удовлет-

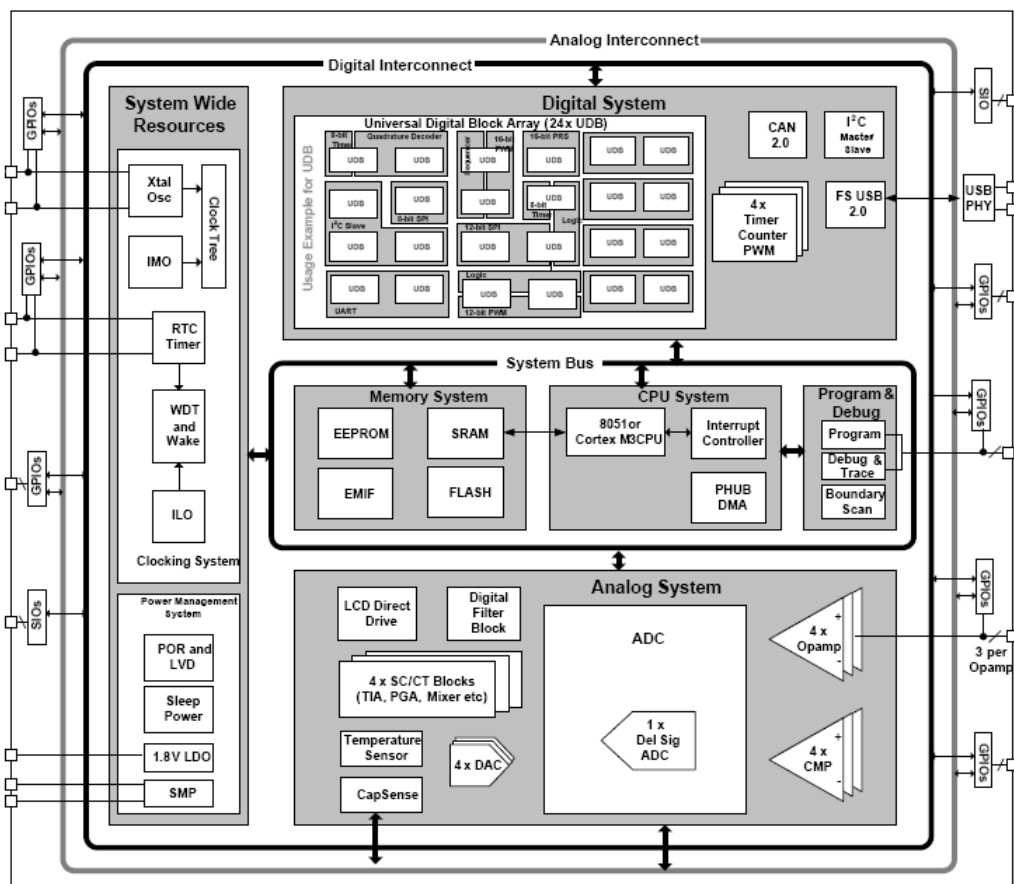


Рис. 6. Структура ФОК PSoc CY8C38

ворящего нескольким требованиям (относящегося к классификационной группе 4 на рис. 1), может оказаться разрешимой лишь частично и потому неоптимально (например, путем выбора заведомо избыточного ФОК), либо вовсе неразрешимой, что усложняет процесс разработки конкретного нового изделия;

- коллектив разработчиков, систематически использующих ФОК в своих разработках, как правило сталкивается с проблемой миграции между различными классами ФОК для очередной новой разработки, что приводит к дилемме: либо использованию хорошо известного разработчику, но заведомо избыточных ФОК (т. е. неоптимальному решению задачи разработки), либо профессиональному освоению аппаратного и программного обеспечения новых и новых ФОК, что в большинстве случаев чревато увеличением продолжительности разработки, а в ряде случаев – и недостаточным уровнем ее качества.

Подход с использованием архитектурных ре-

шений ФОК типа PSoc, несмотря на очевидные достоинства, также имеет ряд недостатков:

- архитектурные возможности применяемых в таких ФОК ПЛИС и ПАИС как правило не позволяют реализовать с их применением сложные структуры обработки данных, необходимые, в частности, для решения задач аппаратной поддержки специфических вычислений (второй классификационной группы по рис. 1);
- сохраняется проблематичность описанной выше миграции разработчика между моделями ФОК для очередных разработок.

В связи с отмеченными выше обстоятельствами, целесообразным, на наш взгляд, является принципиально иной подход к разработке ФОК, заключающийся в предоставлении разработчику целевого встраиваемого приложения средств создания (либо конфигурирования) произвольного ФОК с определяемыми потребностями разработчика возможностями.

Тем самым преодолевается противоречие между существующим представлением о МК

(и ФОК в т. ч.) как о вычислительных системах, чья функциональная гибкость обеспечивается исключительно путем изменения программной составляющей при неизменной архитектуре аппаратных средств – с одной стороны, и потребностью изменять эту архитектуру в зависимости от решаемой задачи – с другой стороны. В распоряжение разработчика должен быть предоставлен инструмент, позволяющий создать наиболее соответствующую задаче архитектуру аппаратной платформы ФОК, после чего разработать для этой платформы необходимое программное обеспечение.

Таким образом, речь должна идти о создании специализированных инструментальных решений, обеспечивающих поддержку научно-исследовательских и начальных этапов опытно-конструкторских работ в области проектирования аппаратуры и программного обеспечения функционально-ориентированных контроллеров.

#### **Предлагаемые архитектурные решения для инструментальных средств**

Основная идея построения инструментального комплекса базируется на использовании расширяемых параметризуемых библиотек описания ядра и периферийных устройств ФОК для программируемых интегральных схем (ПЛИС или ПАИС). С применением средств САПР для ПЛИС/ПАИС разработчик, исходя из требований к архитектуре создаваемого ФОК, выбирает существующие модули, хранящиеся в библиотеке готовых решений, создает недостающие модули (при необходимости пополняя ими эту библиотеку) и объединяет существующие и вновь созданные модули для получения описания нового ФОК. После отладки, трансляции этого описания в машинную форму и его занесения в память ПЛИС (ПАИС), последняя начинает выполнять функции аппаратного обеспечения разрабатываемого ФОК.

Далее, используя средства САПР для разработки программного обеспечения ФОК, разработчик создает, отлаживает, транслирует в машинную форму и загружает в память ФОК прикладную программу.

Мы предлагаем следующую структуру инструментального комплекса средств проектирования ФОК (рис. 7):

- инструментальные средства САПР ПЛИС/ПАИС, позволяющие разрабатывать и/или конфигурировать аппаратную платформу ФОК;

- расширяемая разработчиком библиотека типовых архитектурных решений для аппаратуры ФОК;

- инструментальные средства САПР для программного обеспечения ФОК;

- расширяемая разработчиком библиотека готовых решений программных модулей для ФОК;

- отладочная плата, позволяющая выполнять макетирование и натурное моделирование ФОК и включающая в свой состав (как минимум) средства загрузки конфигурации ПЛИС/ПАИС (интерфейс JTAG и память конфигурации), средства загрузки программного обеспечения МК (ФОК), собственно интегральную микросхему ПЛИС/ПАИС, выполняющую после конфигурирования функции ФОК, схемы устройства сопряжения для взаимодействия с объектом;

- контрольно-измерительные приборы и имитаторы объекта управления для осуществления натурального моделирования работы ФОК.

Используя предлагаемые средства, разработчик на этапе проектирования архитектуры ФОК выполняет следующие действия:

- выбор ядра микроконтроллера;

- определение номенклатуры типовых (библиотечных) периферийных устройств ФОК;

- определение нетиповых (специализированных) узлов ФОК;

- комплексирование ядра МК и типовых узлов ФОК;

- разработку и отладку нетиповых узлов ФОК;
- финальное комплексирование аппаратуры ФОК, трансляцию описания в машинный код и загрузку в память конфигурации ПЛИС/ПАИС.

На этапе проектирования программного обеспечения ФОК разработчик выполняет следующие действия:

- определение номенклатуры программных модулей;

- выделение и комплексирование типовых (библиотечных) программных модулей;

- разработку и отладку нетиповых программных модулей ФОК;

- финальное комплексирование программного обеспечения ФОК, трансляцию описания в машинный код и загрузку в память ФОК.

На этапе комплексной отладки программно-аппаратной системы применяется контрольно-измерительное оборудование и имитационные средства.



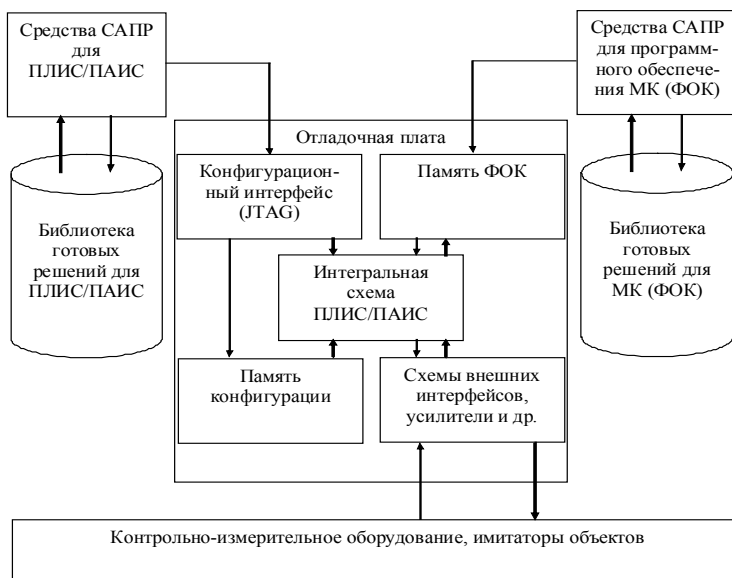


Рис. 7. Структура средств проектирования ФОК

### Вариант реализации комплекса инструментальных средств

В качестве примера средств САПР для ФОК, построенных с применением указанных подходов, рассмотрим комплекс FOX-51, разработанный нами (рис. 8). Комплекс имеет следующие отличительные особенности:

- используемый пакет САПР для ПЛИС – Quartus II (рис. 8 а);
- пакет САПР для МК – Shell51 (рис. 8 б);
- применяемая в составе отладочной платы микросхема ПЛИС – Cyclone III (рис. 8 в);
- микроконтроллерное ядро ФОК – MCU-51 разработки Калифорнийского университета.

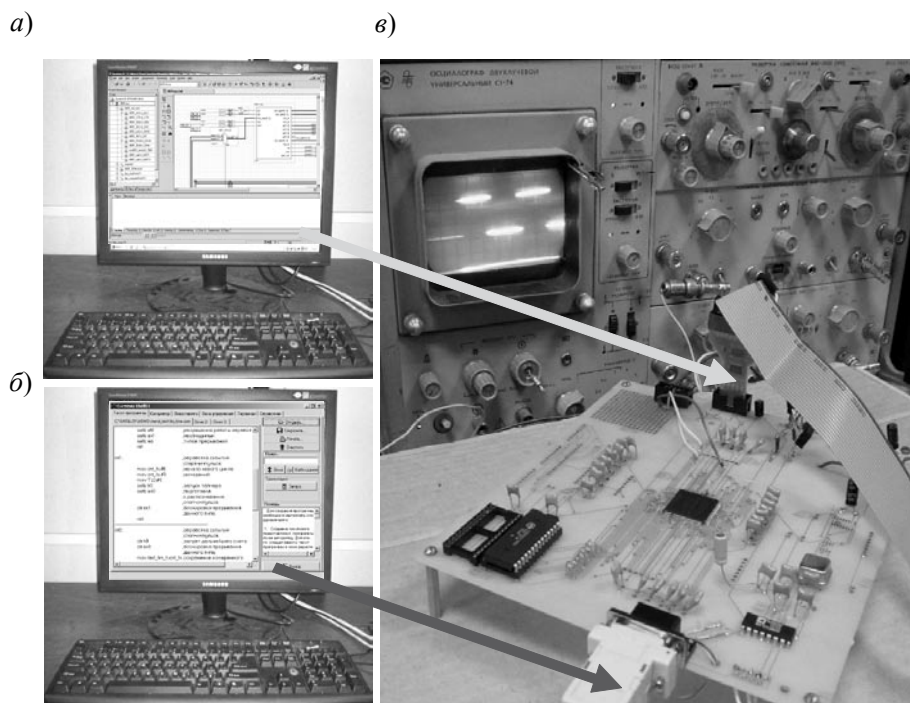


Рис. 8. Пример комплекса средств САПР для ФОК:  
а – загрузка конфигурации ФОК; б – загрузка программы; в – аппаратные отладочные средства

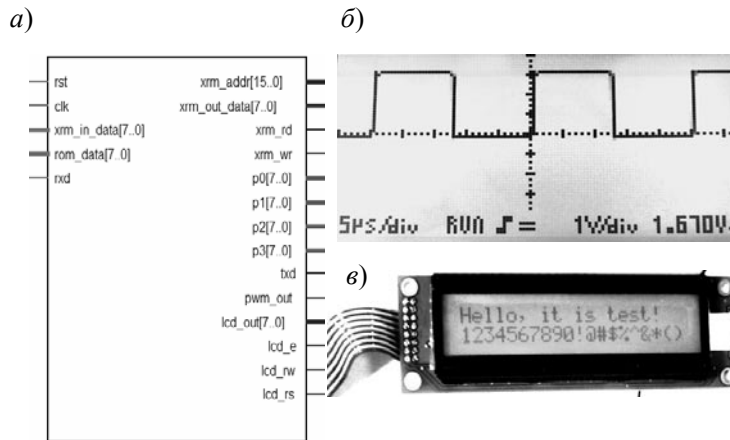


Рис. 9. Экспериментальный ФОК:

а – схема; б – генерация ШИМ; в – взаимодействие с ЖКИ

С использованием комплекса в экспериментальных целях разработан MCS-51-совместимый ФОК четвертой классификационной группы, содержащий в своем составе узел аппаратной генерации ШИМ-сигналов и узел обслуживания алфавитно-цифрового ЖКИ (рис. 9). Для определения степени снижения ресурсоемкости разработок и степени повышения их точности с применением предлагаемых расширений проведен ряд экспериментов, заключающихся в реализации функций ШИМ и вывода на ЖКИ как типовыми средствами МК, так

и с использованием разработанных нетиповых узлов ФОК.

Так, на рис. 10 показан вариант схемы программы генерации ШИМ-сигналов, принимающей через интерфейс UART двухбайтный код периода ШИМ-сигнала и однобайтный код коэффициента заполнения и использующей для генерации ШИМ лишь типовые ресурсы МК – два таймера-счетчика и линию порта ввода-вывода.

На рис. 11 приведена реализация системы генерации аналогового ШИМ-сигнала, но ис-

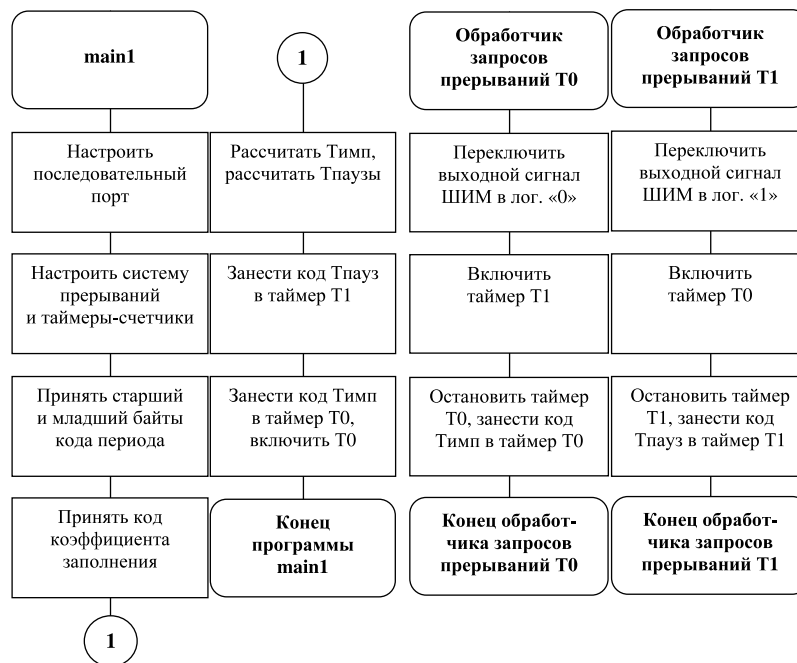


Рис. 10. Система генерации ШИМ-сигнала: типовое программное решение

пользующая для этого нетиповой узел ФОК – аппаратный модуль ШИМ (рис. 11 а, в). Программа ФОК (рис. 11 з) задает ему принимаемые через UART параметры работы посредством настроечных регистров (рис. 11 б). При этом достигается почти пятикратная экономия объема памяти программ ФОК и высвобождение таких критически значимых ресурсов, как таймеры-счетчики. Точностные характеристики работы двух вариантов реализации приведены на рис. 12. Наглядно видно, что программная реализация проигрывает по точности удержания коэффициента заполнения аппаратной реализации, практически совпадающей с теоретической за-

висимостью на всем диапазоне значений управляющих кодов. Кроме того, аппаратная реализация позволяет практически без погрешностей выдержать период ШИМ-сигнала на всем диапазоне значений кода задания коэффициента заполнения.

На данном этапе работы создан программно-аппаратный комплекс для создания и изучения функционально-ориентированных контроллеров, разработан демонстрационный вариант ФОК с периферийными устройствами нашей разработки, проведен ряд экспериментальных исследований.

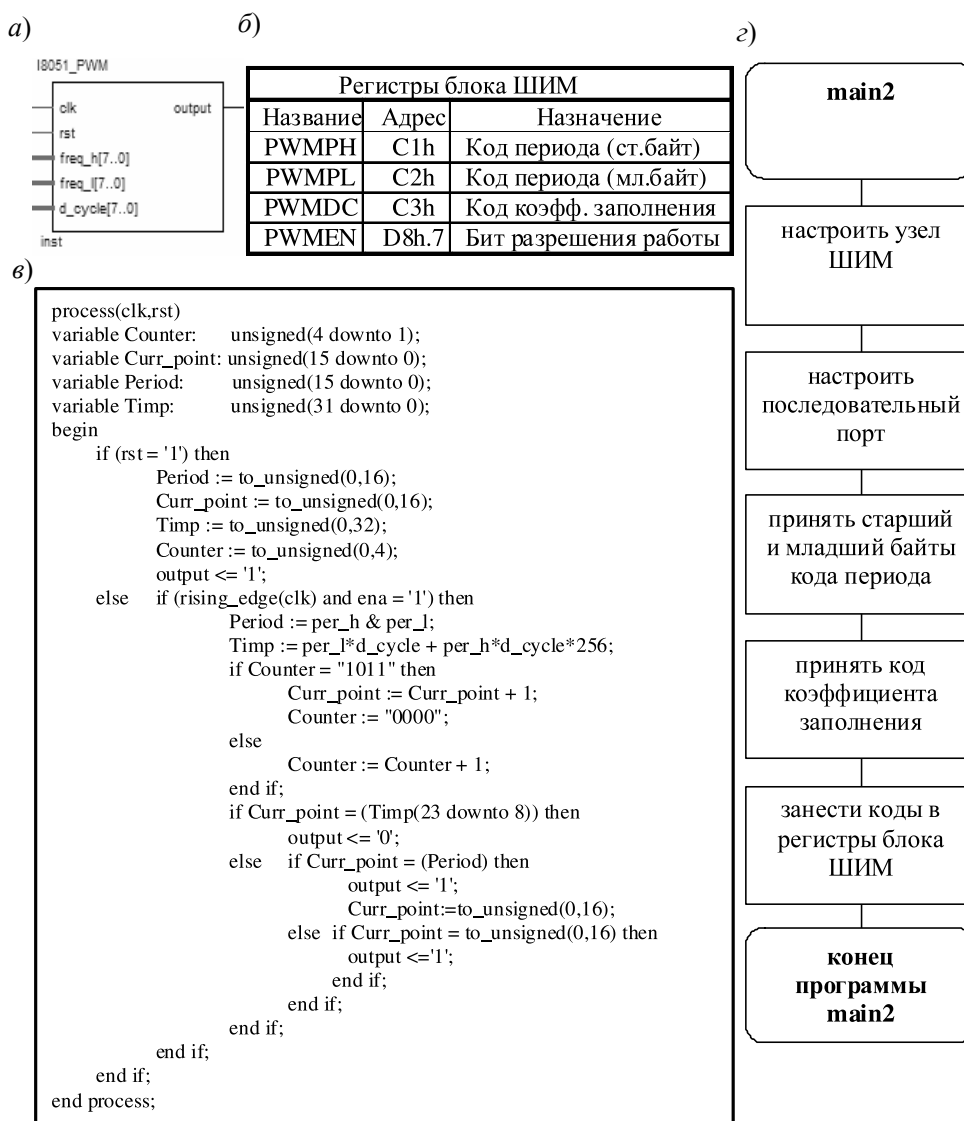


Рис. 11. Система генерации ШИМ-сигнала:

а – узел ШИМ; б – SFR-регистры узла; в – VHDL-описание узла; г – использование узла в программе

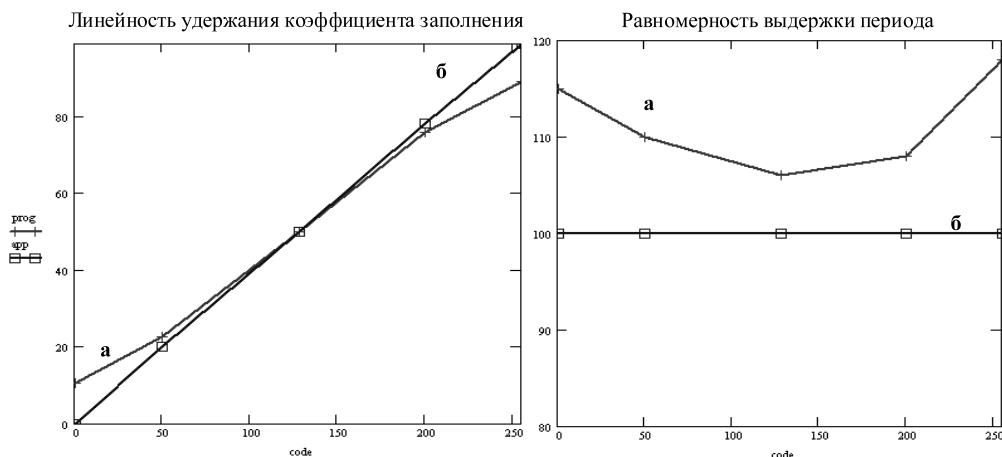


Рис. 12. Точностные характеристики ШИМ для различных кодов коэффициента заполнения. Тшим = 100 мкс  
Программная реализация (а), реализация с применением узла ШИМ (б)

Открытость и модульность структуры комплекса позволяют проводить дальнейшие эксперименты по разработке и использованию новых ФОК, а также производить изменения в структуре комплекса.

Комплекс позволяет проектировать и анали-

зировать широкий спектр алгоритмов управления и пригоден к применению в научных экспериментах и учебно-методической работе.

Дополнительная информация о лаборатории ВИСУ и деятельности ее коллектива доступна в сети (<http://aivt.fik.spbstu.ru/education/labs/intelsys/> и <http://www.famous-scientists.ru/12041>)

#### СПИСОК ЛИТЕРАТУРЫ

1. Водяхо, А.И. Функционально-ориентированные процессоры [Текст] / А.И. Водяхо, В.Б. Смоллов, В.У. Плюснин [и др.]. –Л.: ЛО Машиностроение, 1988. –224 с.
2. Электронный ресурс / Режим доступа: <http://www.atmel.com/Images/doc9219.pdf> (Дата обращения 08.02.2013)
3. Электронный ресурс / Режим доступа: [http://milandr.ru/uploads/Products/product\\_36/spec\\_1886BE3.pdf](http://milandr.ru/uploads/Products/product_36/spec_1886BE3.pdf) (Дата обращения 08.02.2013)
4. Электронный ресурс / Режим доступа: <http://www.niiet.ru/index.php/chips/processors?id=161> (Дата

обращения 08.02.2013)

5. Электронный ресурс / Режим доступа: <http://www.z-wave.ru/download-document/29-w0301-single-chip.html> (Дата обращения 08.02.2013)

6. Электронный ресурс / Режим доступа: [http://www.freescale.com/webapp/sps/site/prod\\_summary.jsp?code=i.MX515](http://www.freescale.com/webapp/sps/site/prod_summary.jsp?code=i.MX515) (Дата обращения 08.02.2013)

7. Электронный ресурс / Режим доступа: <http://www.cypress.com/?id=1353> (Дата обращения 11.02.2013)

8. Электронный ресурс / Режим доступа: <http://www.energymicro.com/products/efm32g210f128> (Дата обращения 11.02.2013)

#### REFERENCES

1. Vodiakho A.I., Smolov V.B., Plusnin V.U., Puzankov D.V. Funktsional'no-orientirovannye protsessory. –Leningrad: Mashinostroenie. Leningr. otd-nie, 1988. –224 s. (rus)
2. Available <http://www.atmel.com/Images/doc9219.pdf> (Accessed 08.02.2013)
3. Available [http://milandr.ru/uploads/Products/product\\_36/spec\\_1886BE3.pdf](http://milandr.ru/uploads/Products/product_36/spec_1886BE3.pdf) (Accessed 08.02.2013)
4. Available <http://www.niiet.ru/index.php/chips/processors?id=161> (Accessed 08.02.2013)

5. Available <http://www.z-wave.ru/download-document/29-w0301-single-chip.html> (Accessed 08.02.2013)

6. Available [http://www.freescale.com/webapp/sps/site/prod\\_summary.jsp?code=i.MX515](http://www.freescale.com/webapp/sps/site/prod_summary.jsp?code=i.MX515) (Accessed 08.02.2013)

7. Available <http://www.cypress.com/?id=1353> (Accessed 11.02.2013)

8. Available <http://www.energymicro.com/products/efm32g210f128> (Accessed 11.02.2013)